

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 64-001393

(43)Date of publication of application : 05.01.1989

(51)Int.Cl.

H04N 9/84

H04N 9/64

(21)Application number : 62-156256

(71)Applicant : VICTOR CO OF JAPAN LTD

(22)Date of filing : 23.06.1987

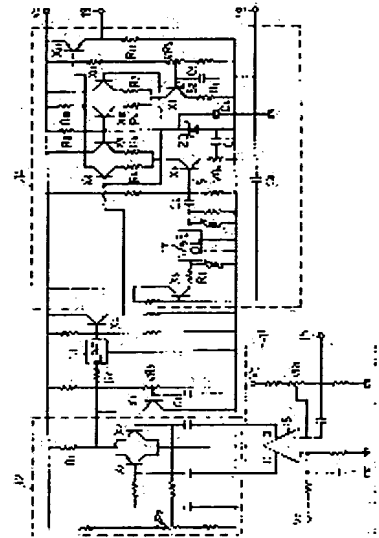
(72)Inventor : KOSAKA YOSHITERU
YAMADA KUNIO

(54) VOLTAGE CONTROL TYPE COMB-LINE FILTER

(57)Abstract:

PURPOSE: To improve overall picture quality by continuously changing the attenuation degree of a comb-line filter by an external signal voltage.

CONSTITUTION: A rate for synthesizing an input video signal and the output video signal of a delay circuit 17 is continuously changed by the signal voltage supplied from outside. Namely, the attenuation degree of the comb-line filter 14 is continuously changed. By continuously changing the rate for synthesizing the signal S1 which has passed a delay circuit 17 and a signal S2 which has not passed the delay circuit 17 in accordance with a change in the external signal voltage, it is unnecessary to use a conventional switch circuit when the comb-line filter is applied for a carrier chrominance signal processing circuit. Thus, noise on a screen, which occurs by switching, can be removed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A)

昭64-1393

⑤ Int.Cl.⁴H 04 N 9/84
9/64

識別記号

庁内整理番号

7155-5C
E-7245-5C

④ 公開 昭和64年(1989)1月5日

審査請求 未請求 発明の数 1 (全6頁)

⑬ 発明の名称 電圧制御型くし形フィルタ

⑰ 特 願 昭62-156256

⑱ 出 願 昭62(1987)6月23日

⑭ 発 明 者 小 阪 義 輝 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクタ
ー株式会社内⑭ 発 明 者 山 田 邦 男 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクタ
ー株式会社内

⑰ 出 願 人 日本ビクター株式会社 神奈川県横浜市神奈川区守屋町3丁目12番地

⑱ 代 理 人 弁理士 伊 東 忠 彦 外1名

明 細 書

1. 発明の名称

電圧制御型くし形フィルタ

2. 特許請求の範囲

入力映像信号を一定期間遅延する遅延回路と、該入力映像信号及び該遅延回路の出力映像信号を夫々加算して出力すると共に、両信号の加算割合を第1及び第2の外部制御電圧によって変化せしめられる加算回路とよりなる電圧制御型くし形フィルタであって、コレクタが共通の負荷抵抗に接続され、ベースに前記第1及び第2の外部制御電圧が別々に供給され、エミッタに前記入力映像信号及び前記遅延回路の出力映像信号が別々に供給される、第1及び第2のトランジスタより該加算回路を構成したことを特徴とする電圧制御型くし形フィルタ。

3. 発明の詳細な説明

産業上の利用分野

本発明は電圧制御型くし形フィルタに係り、例えばVTRの再生搬送色信号のクロストークを除

去するための遅延回路を有するくし形フィルタにおいて、ライン相関エラーを検出した外部信号電圧によって、遅延回路を通過した再生搬送色信号と遅延回路を通過しない再生搬送色信号とを合成する割合を連続的に変化させることによって、画面上で垂直方向に色調が変化する(ライン相関エラーが大きい)部分に生じる色にじみを軽減し得る装置に関する。

従来の技術

第3図は従来のNTSC方式VTRに用いられるアダプティブくし形フィルタの一例のブロック図を示す。これは再生輝度信号からライン相関エラーを検出し、このライン相関エラーの大小に応じて2種類の再生搬送色信号をスイッチングするという構成となっている。

入力端子1に入来した再生輝度信号は、1H(Hは水平走査期間)遅延回路2を通過した再生輝度信号と減算回路3において減算され、ライン相関エラーが検出される。このライン相関エラー信号は全波整流回路4によって全波整流された後、

波形整形回路5によって、スイッチ回路6を切り換えるためのパルス信号に変換される。スイッチ回路6は、このパルス信号に基づいてライン相関エラーが予め設定された値よりも大きい場合には、端子 t_1 に接続され、予め設定された値よりも小さい場合には端子 t_2 に接続される。したがって、入力端子7に入来した再生搬送色信号は、ライン相関エラーが小さいときは1H遅延回路及び加算回路9よりなるくし形フィルタを通過し、クロストークを除去した上でスイッチ回路6の端子 t_2 を介して出力端子10より取り出される。一方ライン相関エラーが大きいときは、入力再生搬送色信号が上記くし形フィルタを通過することなくそのままスイッチ回路6の端子 t_1 を介して出力端子10より取り出される。

これは、ライン相関エラーが大きいときにはクロストークが画像に与える影響よりも、相関性の小さい信号を加算することによって生じる色にじみの方が問題となるので、くし形フィルタを通過させないためである。

信号と遅延回路の出力映像信号とを合成す割合を連続的に変化させる、言い換えればくし形フィルタの減衰度を連続的に変化させることによりなる。

作用

遅延回路を有するくし形フィルタにおいて、遅延回路を通過した信号と遅延回路を通過していない信号とを合成する割合を、外部信号電圧の変化に従って連続的に変化させることによって、このくし形フィルタを搬送色信号処理回路に適用した場合に、従来のようなスイッチ回路を用いる必要がなくなる。

実施例

第1図は本発明の一実施例の回路図を周辺の回路と共に示す。同図中、14で示す回路が本実施例における電圧制御型くし形フィルタであり、これをVTRにおける再生搬送色信号処理回路に適用したものである。

入力端子15には、再生輝度信号または再生搬送色信号から検出されたライン相関エラー信号が入力され、この信号は可変抵抗器VR₁によって、

発明が解決しようとする問題点

第3図に示す再生搬送色信号処理回路は、ライン相関エラーが予め設定されたある値を境にして、それよりも大きいときにはくし形フィルタを通過せずに、またそれより小さいときにはくし形フィルタを通して再生搬送色信号を取り出すものである。したがって、上記予め設定された値の付近で、わずかにライン相関エラーが変化した場合にもスイッチングが行なわれることがあり、画面上にこのスイッチングに伴って生じる雑音が目立ち易い。

本発明は、遅延回路を通過した再生搬送色信号と、遅延回路を通過しない再生搬送色信号とを合成するくし形フィルタの両者の合成の割合を、連続的に変化させ得る構成とすることにより、言い換えればくし形フィルタの減衰度を連続的に変化させ得る構成とすることにより、スイッチングによって生じる画面上の雑音を取り除く電圧制御型くし形フィルタを提供することを目的とする。

問題点を解決するための手段

外部より供給する信号電圧によって、入力映像

そのバイアス電位を設定されたビデオ帯域の演算増幅器16の非反転入力端子へ供給される。

演算増幅器16は非反転入力端子と反転入力端子との間の電位差分を増幅する差動増幅器となっており、この電位差分を増幅した信号が入力信号と同位相の非反転出力端子Q及び入力信号と逆位相の反転出力端子 \bar{Q} より取り出される。したがって演算増幅器16の非反転出力端子Qと反転出力端子 \bar{Q} の出力信号はそれぞれ互いに逆位相の関係にあり、Q出力はPNPトランジスタX₁の、 \bar{Q} 出力はPNPトランジスタX₂のベースへ供給される。このトランジスタX₁及びX₂のベース入力電圧は、可変抵抗器VR₂によって調整されている。

上記ライン相関エラー信号が入力端子15に現れないときは、上記Q出力、 \bar{Q} 出力共にゼロとなり、トランジスタX₁、X₂のエミッタDC電圧は最大値となっている。しかし、ライン相関エラー信号が入力端子15に現れたときは、互いに逆位相のQ出力と \bar{Q} 出力がそれぞれのベースに

供給されるトランジスタ X_1 と X_2 のうち、負の半サイクルの相関エラー信号がベースに供給される方のトランジスタだけがオン状態となり、エミッタ電流が流れる。従って、このときのトランジスタ X_1 と X_2 のエミッタと抵抗 R_1 の接続点からは上記1ライン相関エラー信号レベルに応じたレベルの全波整流信号が取り出される。このようにトランジスタ X_1 、 X_2 は互いに相補的に動作し、全波電流回路12を構成する。

PNPトランジスタ X_3 、コンデンサ C_1 及び可変抵抗器 VR_3 はリミッタを構成しており、トランジスタ X_3 のエミッタ電位が、所定レベル以上に大きくなるとトランジスタ X_3 がオンとなり、振幅制限が行なわれる。このリミッティングレベルは VR_3 によって調整できる。トランジスタ X_1 、 X_2 のエミッタと抵抗 R_1 の接続点から全波整流されて取り出されたライン相関エラー信号は、上記リミッタを経て抵抗 R_2 を介して低域フィルタ(LPF)13に供給され、相関エラーのエンベロープ成分が平滑される。

ランジスタ X_6 のベースへ接続されている。

トランジスタ X_6 のエミッタは可変抵抗器 VR_4 を介して接地されており、コレクタは抵抗 R_4 を介してNPNトランジスタ X_7 のエミッタと、抵抗 R_5 を介してトランジスタ X_9 のエミッタと接続されている。可変抵抗器 VR_4 の摺動子はコンデンサ C_2 を介して接地されている。トランジスタ X_8 のコレクタはNPNトランジスタ X_{10} のコレクタと共に抵抗 R_{10} を介して電源 V_c に接続され、ベースはNPNトランジスタ X_{11} のベースと共に前段のトランジスタ X_4 のエミッタに接続されている。抵抗 R_{10} の両端には、トランジスタ X_8 、 X_{10} の両コレクタ電流による電圧降下を加算した降下電圧が現われる。トランジスタ X_9 のコレクタは直接電源 V_c に接続され、ベースはNPNトランジスタ X_{10} のベースと共に抵抗 R_8 を介して電源に接続されていると同時に、ツェナーダイオード ZD のカソードと接続されている。ツェナーダイオード ZD のアノードは接地されており、このツェナーダイオード ZD と並列に

低域フィルタ13の出力側におけるライン相関エラー信号直流レベルは、ライン相関エラーがゼロであるとき最大直流レベルで、ライン相関エラーが大きくなるに従って小さくなる。低域フィルタ13の出力信号はNPNトランジスタ X_4 によってインピーダンス変換され、次段の本発明の一実施例である電圧制御型くし形フィルタ14の中のNPNトランジスタ X_5 及び X_{11} の両ベースへ制御電圧として夫々供給される。

本発明の一実施例である電圧制御型くし形フィルタ14は以下のような構成となっている。NPNトランジスタ X_5 のベースはコンデンサ C_3 を介して入力端子18に、エミッタは抵抗 R_3 を介してガラス遅延線(ガラスDL)17の入力側に、コレクタは電源 V_c に接続されている。上記ガラス遅延線17はNTSC方式の場合には1H(Hは水平走査期間)の、PAL方式の場合には2Hのガラス遅延線とする。それと同時に、これは信号の位相反転を行なうものである。ガラス遅延線17の出力側はコンデンサ C_2 を介してNPNト

コンデンサ C_4 が接続されている。ツェナーダイオード ZD はトランジスタ X_9 、 X_{10} のベース電位を一定にするためのものである。

NPNトランジスタ X_7 のベースは可変抵抗器 VR_5 の摺動子と、コンデンサ C_5 を介して入力端子18と接続されている。可変抵抗器 VR_5 はトランジスタ X_7 のベース電位を設定するためのものである。トランジスタ X_7 のコレクタは抵抗 R_6 を介してNPNトランジスタ X_{10} のエミッタと、抵抗 R_7 を介してNPNトランジスタ X_{11} のエミッタと夫々接続されている。トランジスタ X_7 のエミッタは抵抗 R_9 を介して接地されている。

NPNトランジスタ X_{12} のベースはトランジスタ X_8 、 X_{10} のコレクタ及び抵抗 R_{10} と接続され、コレクタは電源 V_c に接続されている。トランジスタ X_{12} のエミッタは抵抗 R_{11} を介して接地されていると同時にエミッタは出力端子19に接続されている。

次にこの電圧制御型くし形フィルタ14の動作

について説明する。入力端子18に入来した再生搬送色信号は二つに分岐され、その一方はトランジスタ X_5 のベースへ供給されトランジスタ X_5 のエミッタ、抵抗 R_3 を介してガラス遅延線17の入力側に供給される。この再生搬送色信号は、ガラス遅延回路17において所定の期間遅延され、かつ、位相を反転された後、コンデンサ C_2 を介してトランジスタ X_6 のベースへ供給される。このトランジスタ X_6 のベースへ供給される信号を S_1 とする。入力端子18に入来後に分岐したもう一方の再生搬送色信号は、コンデンサ C_3 を介してトランジスタ X_7 のベースへ供給される。この信号を S_2 とする。

トランジスタ X_8 のベースへ入力されるライン相関エラー信号が無いときに、トランジスタ X_8 、 X_{11} のベース電位が、ツェナーダイオード ZD によって設定されるトランジスタ X_9 、 X_{10} のベース電位と等しくなるように、可変抵抗器 VR_2 によって調整する。このとき、後述の第2図の特性のピーク(最も減衰度が深い特性)が得られる。

施例ではコンデンサ C_3 をグラウンドと可変抵抗 VR_1 の滑動子との間に接続することにより、トランジスタ X_6 から抵抗 R_{10} までの回路の交流ゲインのみを可変調整できるようにし、直流ゲインは変化しないようにして上記の出力信号の直流レベルの変動を防止している。

トランジスタ X_8 、 X_9 のエミッタ電流は、トランジスタ X_6 によって増幅される信号 S_1 によって制御される。

同様にトランジスタ X_{10} 、 X_{11} のエミッタ電流は、トランジスタ X_7 によって増幅される信号 S_2 によって制御される。

以上のことからライン相関エラーがない場合には、トランジスタ X_8 、 X_{11} のベース電位は、トランジスタ X_9 、 X_{10} のベース電位に等しく、このとき抵抗 R_{10} の両端に生じる電圧は、信号 S_1 による電圧と信号 S_2 による電圧とが夫々50%の割合で加算された電圧となる。この状態から徐々にライン相関エラーが増加してくると、トランジスタ X_8 、 X_{11} のベース電位は低下する。

次に可変抵抗器 VR_1 によって、トランジスタ X_6 のゲインを変化させる。

ここで、トランジスタ X_7 のエミッタ抵抗 R_9 は固定であり、トランジスタ X_7 から抵抗 R_{10} に到る回路のゲイン(R_9 と R_{10} で決る)は一定値に設定されているのに対し、トランジスタ X_6 のエミッタには可変抵抗器 VR_1 が接続されており、トランジスタ X_6 から抵抗 R_{10} に到る回路のゲインは可変抵抗器 VR_1 によって調整可能とされている。これは、再生搬送色信号レベルが、ガラス遅延線17によって12~20dBぐらい減衰するのでこれを補償し、トランジスタ X_6 のベース入力遅延再生搬送色信号 S_1 のレベルとトランジスタ X_7 のベース入力再生搬送色信号 S_2 とを等しくするためである。

ただし、この場合、単に可変抵抗器 VR_1 を設けただけでは、ゲインは調整できるが直流レベルも変化し、トランジスタ X_8 及び X_{11} の両コレクタの信号レベル比が変わると出力端子19の出力信号の直流レベルも変動してしまう。そこで、本実

従って X_8 の信号 S_1 によるコレクタ電流の X_{10} の信号 S_2 によるコレクタ電流に対する割合が相対的に減少するので、抵抗 R_{10} の両端には信号 S_1 よりも信号 S_2 の方が大なる割合で加算された信号が取り出される。従って、相関エラーが大になるほど、入力再生搬送色信号 S_2 に対する遅延再生搬送色信号 S_1 の加算割合が小となり、くし形フィルタ14のくし形フィルタ特性は減衰度が小となる(谷の深さが浅くなる)。

抵抗 R_{10} の両端に生じた電圧(出力再生搬送信号)はトランジスタ X_{12} のベースへ供給され、そのエミッタを介して出力端子19より取り出される。

なお抵抗 R_{10} において、入力再生搬送色信号 S_2 と遅延再生搬送色信号 S_1 とは加算されるが、遅延再生搬送色信号はガラス遅延線17によって位相反転されていることから、実質的には減算動作が行なわれる。

第2図は本実施例の電圧制御型くし形フィルタ14の特性図を示す。同図において横軸はトラン

ジスタ X_8 、 X_{11} のベース電位を、縦軸は電圧制御型くし形フィルタ14の減衰度を表わす。同図より明らかなように、トランジスタ X_8 、 X_{11} のベース電位が6.97(V)付近でくし形フィルタの減衰度がピークに達する。(すなわちこのとき最も深い谷のくし形特性を示す。)トランジスタ X_8 、 X_{11} のベース電位が6.97(V)より低くなるに従って、減衰度は減少する。したがって本実施例では、同図に示すくし形特性のうちでトランジスタ X_8 、及び X_{11} のベース電位が6.97(V)以下の部分を用いていると共に、上記トランジスタ X_8 、コンデンサ C_1 、可変抵抗器 VR_3 よりなるリミッタによって、トランジスタ X_7 、 X_{11} のベース電位が6.97(V)より大きくなることを防いでいる。

本実施例のように再生搬送色信号が通過するくし形フィルタの減衰度を、ライン相関エラー信号に応じて連続的に変化させることによって、すなわち S_1 と S_2 の合成比率を連続的に変化させることによって、従来用いられていたようなスイッ

チングによるくし形フィルタの切換えが不要となる。

発明の効果

上述の如く、本発明によれば、くし形フィルタを通過した信号と、くし形フィルタを通過していない信号とを合成する割合を、外部信号電圧によって連続的に変化させる構成とすることにより(言い換えればくし形フィルタの減衰度を外部信号電圧によって連続的に変化させる構成とすることにより)、このくし形フィルタをVTRの搬送色信号処理回路に適用する場合において、従来用いられていたスイッチング回路が不必要となり、スイッチングに伴う画面上の雑音を除去することができるとともに、画面上で垂直方向に色調が変化する際に生じやすい色にじみ、及びテープ上の隣接トラックから生じるクロストークを有効に低減し、総合画質を向上させ得るという特長を有する。

4. 図面の簡単な説明

第1図は本発明の一実施例の回路図、第2図は

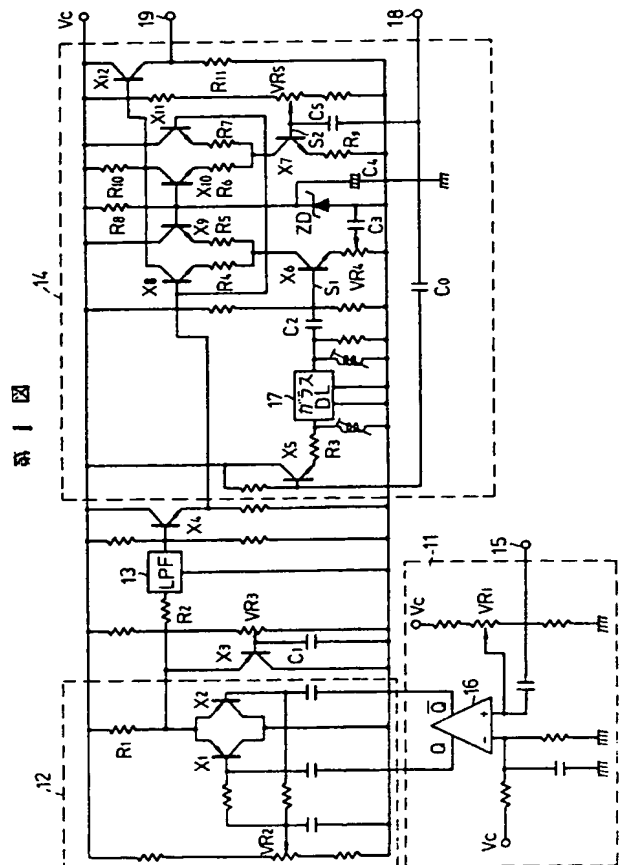
本発明による電圧制御型くし形フィルタの電圧対減衰度特性図、第3図は従来の再生搬送色信号処理回路のブロック図である。

1, 7, 15, 18…入力端子、2, 8…1H遅延回路、4, 12…全波整流回路、6…スイッチ回路、10, 19…出力端子、11…増幅回路、13…低域フィルタ、14…電圧制御型くし形フィルタ、17…ガラス遅延回路。

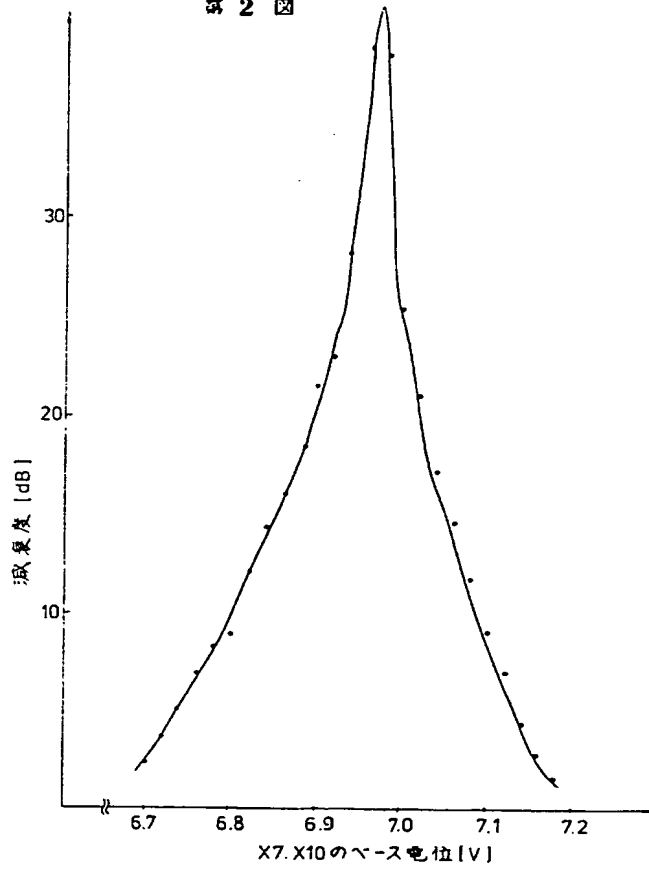
特許出願人 日本ビクター株式会社

代理人 弁理士 伊 東 忠 彦

同 弁理士 松 浦 兼 行



第 2 図



第 3 図

